

JP5259496

Patent number: JP5259496

Publication date: 1993-10-08

Inventor:

Applicant:

Classification:

- international: **G01T1/24; H01L31/09; G01T1/00; H01L31/08**; (IPC1-7): H01L31/09; G01T1/24

- european:

Application number: JP19920052985 19920312

Priority number(s): JP19920052985 19920312

[View INPADOC patent family](#)

Abstract of **JP5259496**

PURPOSE: To reduce IR drop at a boron film part by lowering resistivity of the boron film through doping of impurities. **CONSTITUTION:** A boron film 4 contains a high-concentrated 10B of low resistivity obtained from doping of impurities. Since, by that, electric resistance in the thickness direction of the boron film containing B can be lowered, the IR drop at the boron film part caused by the leakage current occurring at a joint part can be reduced, so, required voltage can be applied to the joint part. <10>B concentration of 80% or higher is enough for practical use. Further, a boron film 41 having been formed into an N-type one by doping with impurities is coated on a P-type silicon substrate 11 to form a heterojunction between the substrate 11 and a P-type substrate 1. As a result, neither a P layer 2 nor N<+> layer is required to be formed, and therefore occurrence of non-sensitive layer is prevented.

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-259496

(43) 公開日 平成5年(1993)10月8日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 31/09				
G 0 1 T 1/24		7204-2G		
		7210-4M	H 0 1 L 31/00	A

審査請求 未請求 請求項の数6 (全 5 頁)

(21) 出願番号 特願平4-52985

(22) 出願日 平成4年(1992)3月12日

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72) 発明者 高浜 禎造

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

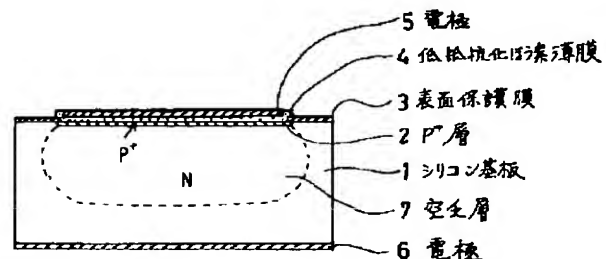
(74) 代理人 弁理士 山口 巖

(54) 【発明の名称】 半導体放射線検出素子

(57) 【要約】

【目的】 半導体素体表面上の¹⁰Bを高濃度に含むほう素薄膜中のI Rドロップを少なくし、感度や分解能を上げるために必要な電界強度を確保する。

【構成】 半導体素体表面上のほう素薄膜にドーピングして比抵抗を低くすることによりI Rドロップを下げる。さらにドーピングによりP型あるいはN型のほう素薄膜とし、半導体素体の間に形成されるヘテロ接合を素体内の空乏層生成に利用することにより、接合部とほう素薄膜との間の不感層発生を防ぐ。



1

2

【特許請求の範囲】

【請求項1】空乏層を生成するための接合を有する半導体素体の接合部に近接した表面にほう素の同位元素 ^{10}B を含むほう素薄膜が被着したものであるにおいて、 ^{10}B を含むほう素薄膜が不純物のドーピングにより比抵抗を低くされたことを特徴とする半導体放射線検出素子。

【請求項2】第一導電型の半導体素体の表面に半導体素体内に空乏層を生成するためのヘテロ接合を形成する、第二導電型でほう素の同位元素 ^{10}B を含むほう素薄膜が被着したことを特徴とする半導体放射線検出素子。

【請求項3】ほう素薄膜の ^{10}B の濃度が80%以上である請求項1あるいは2記載の半導体放射線検出素子。

【請求項4】第一導電型がP型であり、ほう素薄膜がシリコンあるいは炭素がドーピングされてN型である請求項2あるいは3記載の半導体放射線検出素子。

【請求項5】第一導電型がN型であり、ほう素薄膜がカルシウムあるいはマグネシウムがドーピングされてP型である請求項2あるいは3記載の半導体放射線検出素子。

【請求項6】ほう素薄膜を半導体素体一面の全面に形成され、そのほう素薄膜の表面の一部分にのみ接触する電極が設けられた請求項2、3、4、5のいずれかに記載の半導体放射線検出素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体素体に熱中性子線を含む放射線が入射したことにより発生する電気信号によって放射線を検出する半導体放射線検出素子に関する。

【0002】

【従来の技術】半導体放射線検出素子は、半導体素体に電圧を印加して空乏層を形成し放射線が入射した際にこの空乏層内に生成する電子・正孔対を電気信号として放射線を検出するものである。ところが中性子線の場合には、半導体、例えばシリコンとの相互作用が非常に生じ難く、したがって中性子線の直接検出は不可能である。このため、素子表面にほう素の同位元素である ^{10}B を含む層を被着し、 ^{10}B と中性子線との反応によって生じる α 線および ^7Li を検出することにより中性子線を間接的に検出する。このような中性子線検出素子の構造を図2に示す。

【0003】この素子は、高比抵抗のN型シリコン板1を素材とし、その一方の表面に形成したシリコン酸化物からなる表面保護膜3の開口部から、例えばほう素を拡散することにより P^+ 層2が形成されている。この P^+ 層2の表面に ^{10}B を80%以上の高濃度に含むほう素薄膜42が ^{10}B を高濃度に含むジボランを含む水素ガスを用いたプラズマCVD法により被着されており、このほう素薄膜42の表面および半導体基板1の反対面に、それぞれ電極5及び6が形成されている。この中性子線検

出素子は、 ^{10}B と中性子線との反応によって生成される α 線及び ^7Li のもつエネルギーを P^+ N接合の空乏層7での電子-正孔対生成に変換し、これを電流信号として検出するものである。したがってほう素薄膜42を P^+ N接合の空乏層にできる限り隣接させて形成することが、感度と分解能を高める上で最も重要になる。このため、ほう素薄膜42を P^+ 層2の直上に形成し、 P^+ 層2を必要最小限の厚さ、例えば0.1mmにするのである。また、通常の必要感度を確保するためには、ほう素薄膜42の厚さは0.1~1 μm 程度は必要である。以上ではPN接合で説明したが、PN接合部を半導体-金属ショットキー接合あるいは半導体-非晶質半導体ヘテロ接合に置き換えたものも同様の動作をする。

【0004】

【発明が解決しようとする課題】上記のような構造においては、ほう素薄膜42が電極5と P^+ N接合の間に介在しており、しかもほう素薄膜42の比抵抗が高いため、ほう素薄膜42の膜厚を厚くしたりあるいは膜質が完全になってピンホールなどが無くなると、ほう素薄膜42の厚さ方向の電気抵抗値が大きくなって、接合部の漏洩電流によるほう素薄膜42におけるIRドロップが大きくなり、電極間に印加した電圧の可成りの部分がほう素薄膜42にかかってしまって P^+ N接合に印加される電圧が小さくなり、空乏層が薄くなり、必要な電界強度が得られず、したがって必要感度や分解能が得られないという問題を生じている。

【0005】また、上記の構造においては、ほう素薄膜は単に熱中性子線 α 線及び ^7Li に変換させる働きを持つ層とし、空乏層を形成する接合部の直上に被着しているが、この接合部を形成するプロセスを必要とすることを加えて、接合部上にほう素薄膜を被着することに伴う接合部への悪影響、例えば半導体-非晶質半導体の間のヘテロ接合を用いる場合の非晶質半導体の劣化やほう素薄膜の付着強度が不足して剥離し易くなることも問題である。さらに、空乏層を形成する接合部とほう素薄膜との間には幾らかの不感層が存在する。

【0006】本発明の目的は、上述の問題を解決し、第一には複雑な工程を追加することなく P^+ N接合に印加される電圧のほう素薄膜部でのIRドロップを小さくした半導体放射線検出素子を提供することにある。第二には空乏層を形成する接合部とほう素薄膜との間に不感層が存在しない半導体放射線検出素子を提供することにある。

【0007】

【課題を解決するための手段】これらの目的を達成するためには、本発明の第一は、空乏層を生成するための接合を有する半導体素体の接合部に近接した表面にほう素の同位元素 ^{10}B を含むほう素薄膜が被着した半導体放射線検出素子において、 ^{10}B を含むほう素薄膜が不純物のドーピングにより比抵抗を低くされたものとする。本発

明の第二は、第一導電型の半導体素体の表面に半導体素体内に空乏層を生成するためのヘテロ接合を形成する、第二導電型でほう素の同位元素¹⁰Bを含むほう素薄膜が被着したものとする。そして、それらの場合ほう素薄膜の¹⁰Bの濃度が80%以上であることが有効である。また、第一導電型がP型であり、ほう素薄膜がシリコンあるいは炭素がドーピングされてN型であるか、第一導電型がN型でほう素薄膜がカルシウムあるいはマグネシウムがドーピングされてP型であることが有効である。これらの場合ほう素薄膜を半導体一面の全面に形成され、そのほう素薄膜の表面の一部分にのみ接触する電極が設けられたことも有効である。

【0008】

【作用】第一の発明では不純物のドーピングによって¹⁰Bを含むほう素薄膜の厚さ方向の電気抵抗値が小さくできるため、接合部で発生する漏洩電流によるほう素薄膜部でのIRドロップが小さくできるので、必要な電圧を接合部に印加することができる。そして、第二の発明では、ドーピングによってほう素薄膜部の電気抵抗を小さくすると同時に半導体化し、異なる導電型の基板半導体との間にヘテロ接合を形成し、空乏層を形成させる働きもさせている。この場合は、ほう素薄膜とは別に接合を形成する必要がなくなるため、素子構造がより単純となり、製造工数も低減する。さらにこのそれ自体で接合を形成するほう素薄膜を半導体基板の一方の面全面に被着し、そのほう素薄膜上の限定された部分に電極を形成すれば、電極の形成されていない部分は基板半導体の表面保護膜として利用される。したがって、この場合は別の表面保護膜、例えば酸化膜などは必要がなくなる。

【0009】

【実施例】図1は第一の発明の一実施例を示す素子断面概念図である。図2と同じ機能の部分には同じ番号を付した。図2に示した従来の技術に対して異なるのは、図2のほう素薄膜42の部分の不純物をドーピングした比抵抗の低い高濃度の¹⁰Bを含むほう素薄膜4になっていることである。不純物をドーピングした比抵抗の低いほう素薄膜4は、プラズマCVD装置に導入するジボランを含む水素ガスに微量の不純物を含むガス、例えば不純物がシリコンの場合はモノシランガスを添加することが実現できる。ここでは、P⁺N接合で説明したが、N⁺P接合の場合においても、ショットキー接合の場合においても、またヘテロ接合の場合においても同様の構成ができる。ドーピングする不純物としては、同期表の2族あるいは4族の元素が有効である。なお¹⁰B濃度は高い方が望ましいが80%以上あれば実用できる。

【0010】図3は第一の発明の別の実施例を示し、ほう素薄膜4の抵抗が小さくなるため電極5の面積を必要な大きさとどめたものである。図4は第二の発明の一実施例を示す素子断面概念図である。図3同様に図1と同じ機能の部分には同じ番号を付した。この実施例で

は、不純物、例えばシリコンや炭素をドーピングしてN型としたほう素薄膜41をP型シリコン基板11の上に被着してP型基板1との間にヘテロ接合を形成した例を示してある。これによりP⁺層2あるいはN⁺層の形成の必要はない。不純物に例えば同期表2族の元素であるMgやCaを選んでほう素薄膜4をP型とし、N型半導体基板上に成膜してヘテロ接合を形成しても同様の機能を持つ素子が構成できることは言うまでもない。

【0011】図5は第二の発明の他の実施例を示す素子断面概念図である。この実施例はP型半導体基板11の一方の面の全面に、不純物をドーピングして比抵抗を制御したN型のほう素薄膜41が被着され、その表面の必要な部分に電極5が形成され素子としての有効部分を決めている。この場合は電極5の下部のほう素薄膜41は、厚さ方向には問題になる大きさの電気抵抗値をもたないが、面に平行した方向には充分大きな電気抵抗値をもち、空乏層の横への拡がりを制限して空乏層が基板の端まで届かないようにすると共に感度を高めることができるような比抵抗になるよう比抵抗が制御されている。具体的な数値例で示すと、厚さ1μmの場合、ほう素薄膜41の比抵抗値は10⁸～10⁹Ωcmが適当であり、この場合は、1cm²の厚さ方向の抵抗値は10⁴～10⁵Ωとなり、1μA/cm²の漏洩電流でも1Rドロップは0.1V以下と小さくなる。一方、面と平行方向では幅1cm、距離10μmでその抵抗値は10⁹～10¹⁰Ωと大きくなり、実効的な電極面積を大幅に広げることにはならない。この場合は、半導体基板をP型として説明したが、基板半導体がN型でほう素薄膜がP形であるヘテロ接合でも有効であることは言うまでもない。

【0012】

【発明の効果】本発明によれば、ノンドープでは非常に高い比抵抗をもつ¹⁰B含有ほう素薄膜に不純物をドーピングすることにより比抵抗を制御し、電極と接合部の間にほう素薄膜を介在させても、その部分でのIRドロップが小さくなって必要な電界強度が得られるようになった。さらには比抵抗の制御と同時に半導体的性質も制御し、ほう素薄膜と基板半導体とでヘテロ接合を形成させ、ほう素薄膜とは別に接合部を形成する必要をなくして不感層の発生を防ぎ、従来素子に比べて単純な構造で、製造工程の簡単な高感度、高分解能で中性子線検出素子可能な半導体放射線検出素子を実現することができた。

【図面の簡単な説明】

【図1】本発明の一実施例の半導体放射線検出素子の断面図

【図2】従来の半導体放射線検出素子の断面図

【図3】本発明の別の実施例の半導体放射線検出素子の断面図

【図4】本発明のさらに別の実施例の半導体放射線検出素子の断面図

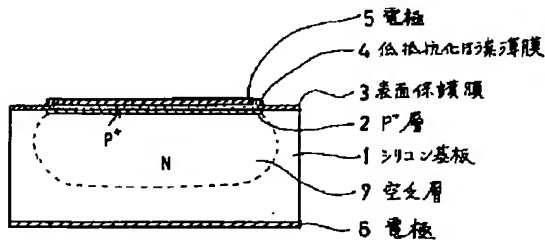
【図5】本発明のさらに異なる実施例の半導体放射線検出素子の断面図

【符号の説明】

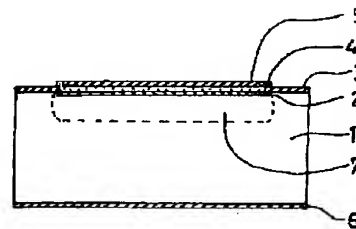
- 1 N型シリコン基板
11 P型シリコン基板
2 P⁺層

- 3 表面保護膜
4 低抵抗化ほう素薄膜
41 低抵抗化N⁺ほう素薄膜
5 電極
6 電極
7 空乏層

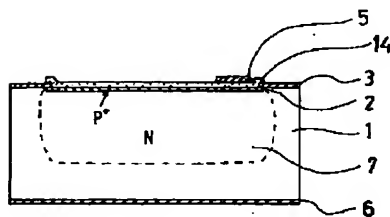
【図1】



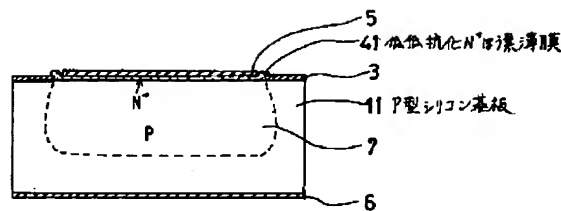
【図2】



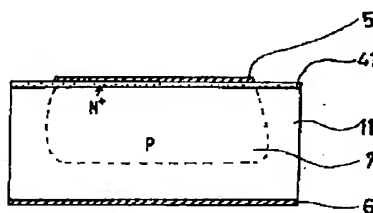
【図3】



【図4】



【図5】



【手続補正書】

【提出日】平成4年4月16日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0004

【補正方法】変更

【補正内容】

【0004】

【発明が解決しようとする課題】上記のような構造においては、ほう素薄膜42が電極5とP⁺N接合の間に介在しており、しかもほう素薄膜42の比抵抗が高いた

め、ほう素薄膜42の膜厚を厚くしたりあるいは膜質が完全になってピンホールなどが無くなると、ほう素薄膜42の厚さ方向の電気抵抗値が大きくなって、接合部の漏洩電流によるほう素薄膜42におけるIRドロップが大きくなり、電極間に印加した電圧の可成りの部分がほう素薄膜42にかかってしまってP⁺N接合に印加される電圧が小さくなり、空乏層が薄くなり、必要な電界強度が得られず、しかがって必要な感度や分解能が得られないという問題を生じている。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正内容】

【0009】

【実施例】図1は第一の発明の一実施例を示す素子断面概念図である。図2と同じ機能の部分には同じ番号を付した。図2に示した従来の技術に対して異なるのは、図2のほう素薄膜42の部分の不純物をドーピングした比抵抗の低い高濃度の ^{10}B を含むほう素薄膜4になっていることである。不純物をドーピングした比抵抗の低いほう素薄膜4は、プラズマCVD装置に導入するジボランを含む水素ガスに微量の不純物を含むガス、例えば不純物がシリコンの場合はモノシランガスを添加することで実現できる。ここでは、 P^+N 接合で説明したが、 N^+P 接合の場合においても、ショットキー接合の場合においても、またヘテロ接合の場合においても同様の構成ができる。ドーピングする不純物としては、周期律表の2*

*族あるいは4族の元素が有効である。なお ^{10}B 濃度は高い方が望ましいが80%以上あれば実用できる。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】符号の説明

【補正方法】変更

【補正内容】

【符号の説明】

- 1 N型シリコン基板
- 11 P型シリコン基板
- 2 P^- 層
- 3 表面保護膜
- 4 低抵抗化ほう素薄膜
- 41 低抵抗化N形ほう素薄膜
- 5 電極
- 6 電極
- 7 空乏層

【手続補正書】

【提出日】平成4年4月16日

【手続補正1】

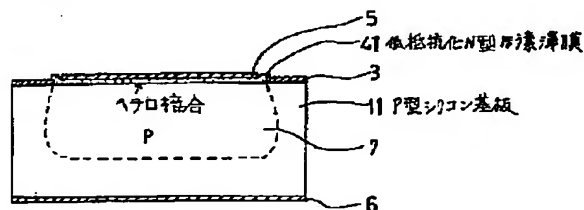
【補正対象書類名】図面

【補正対象項目名】図4

【補正方法】変更

【補正内容】

【図4】



【手続補正2】

【補正対象書類名】図面

【補正対象項目名】図5

【補正方法】変更

【補正内容】

【図5】

